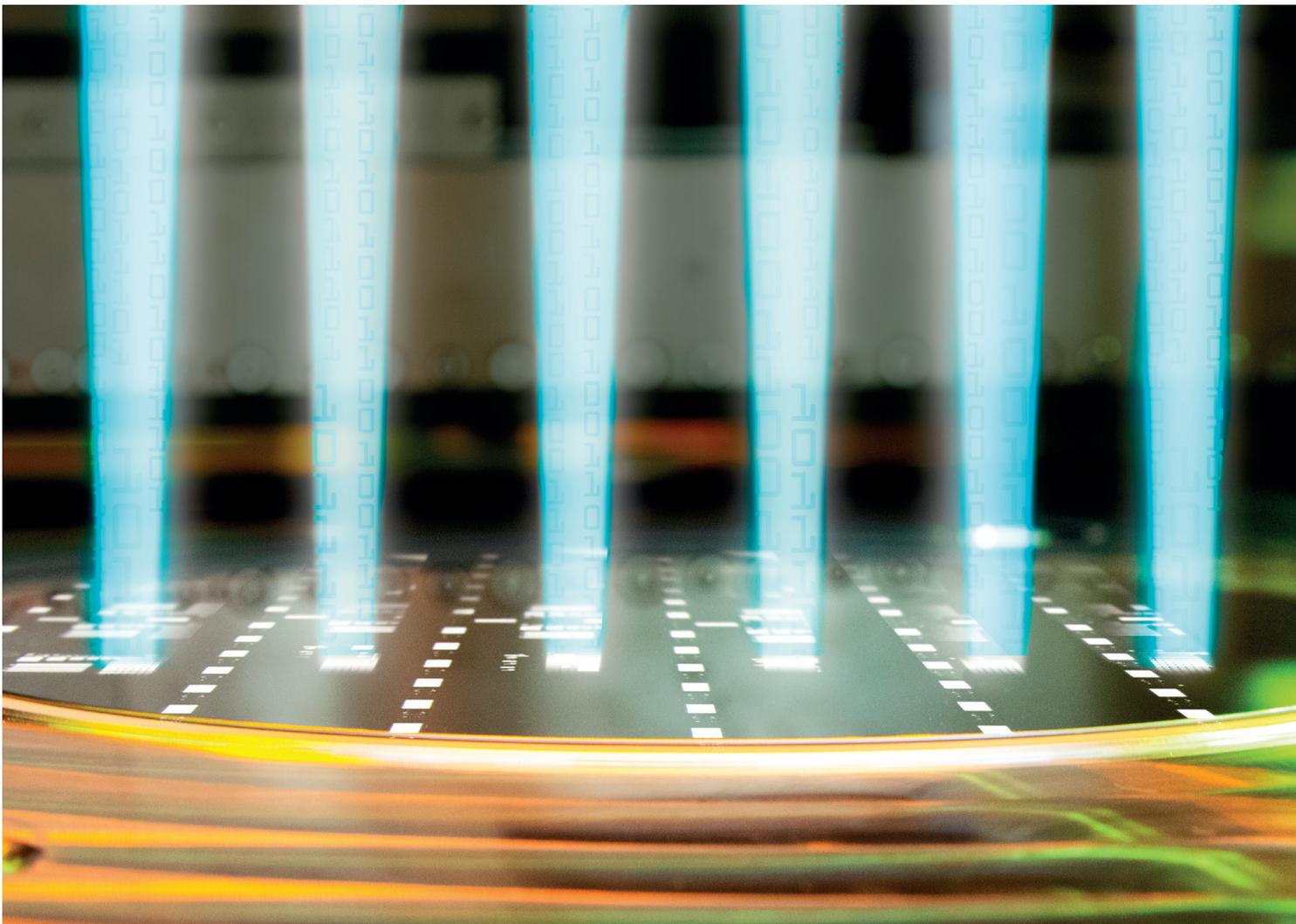




EV GROUP® | Technologien

MLE™ Maskless Exposure



Maskless Exposure Technologie

Von traditionellen, maskenbasierenden Verfahren hin zur neuen, digitalen Lithographie

Einführung

Neue Anforderungen an die Leistungsfähigkeit und Flexibilität elektronischer Bauteile verändern in der Lithographie für Advanced Packaging und Heterogene Integration die Fertigungsinfrastruktur: weg von traditionellen, auf Fotomasken basierenden Verfahren hin zur digitalen Lithographie. Bei den „Systems on Chip“ werden monolithisch aufgebaute Lösungen zunehmend durch modulare „Systems in Package“, sogenannte „Chiplets“ und funktionale Blöcke ersetzt. Dementsprechend steigt im Bereich der Backend-Lithographie die Nachfrage nach skalierbaren und vielseitig einsetzbaren Verfahren zur Erstellung der elektrischen Verbindungen auf Package- und Systemebene. Um der Industrie neue Perspektiven zu eröffnen werden neue Fertigungslösungen für die Massenproduktion benötigt, mit deren Hilfe neue funktionale Elemente mittels Advanced Packaging in kürzester Zeit integriert werden können. Für die industriellen Hochvolumenfertiger eröffnen sich jenseits traditioneller Verfahren zur Chip-Strukturierung ganz neue, technologische Perspektiven für das Zeitalter der digitalen Lithographie.

EVGroup hat die MLE™ (Maskless Exposure) Technologie entwickelt, um die mit Fotomasken verbundene Probleme und Kosten zu eliminieren und die kritischen Anforderungen in der Massenproduktion, wie hohe Flexibilität bei Produktentwicklung und -Design und kurze Entwicklungszyklen, zu adressieren. MLE schlägt eine Brücke zwischen vielseitig einsetzbaren, aber langsamen Entwicklungsplattformen und schnellen, aber unflexiblen Produktionssystemen. Die Technologie stellt eine skalierbare Lösung dar, die gleichzeitig die Entwicklung auf der Die- bzw. Chip-Ebene und auf Waferebene ermöglicht, etablierte und neue Materialien unterstützt und zuverlässig sowie mit mehrfacher Redundanz für höchsten Durchsatz mit hoher Produktionsausbeute bei niedrigen Gesamtkosten (Cost of Ownership bzw. CoO) skalierbar ist.

EVGs MLE-Technologie erfüllt die zentralen Anforderungen an die Backend-Lithographie, über Anwendungen im Advanced Packaging hinaus, auch in der MEMS-, Bio-/ Medizintechnik- und Leiterplattenfertigung.

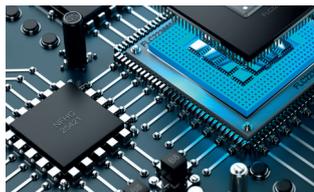
Neue Herausforderungen für die Backend-Lithographie

Nachdem die heterogene Integration zunehmend zur treibenden Kraft hinter vielen Entwicklungen und Innovationen im Halbleiterbereich wird und dabei Märkte wie Advanced Packaging, MEMS und Leiterplatten (PCBs) beeinflusst, steigen auch die Anforderungen an die Back-End-Lithographie. So wird z.B. im Bereich Advanced Packaging die erforderliche minimale Auflösung für Redistribution-Layer (RDL) und Interposer mit ihren stetig kleiner werdenden Line/Space-Strukturgrößen immer stringenter. In einigen Fällen werden bereits Strukturgrößen bis zu zwei Mikrometer oder darunter angepeilt, während Abweichungen bei der Platzierung der Dies und die Verwendung kosteneffizienter, organischer Substrate gleichzeitig eine höhere Flexibilität bei der Strukturierung erfordert. Die Nachfrage nach höherer Justiergenauigkeit (Overlay) sowie einer großen Tiefenschärfe bei der Strukturierung vertikaler Seitenwände steigt ebenfalls. Neue Herausforderungen, wie z.B. die Minimierung der Musterverzeichnung sowie die Verschiebung einzelner Dies bzw. Chips aufgrund von Verzerrungen der Wafer bei Anwendungen im Bereich Fan-Out Wafer Level Packaging (FoWLP) und die Unterstützung dicker und dünner Resists sind nur einige der Kriterien, die heutige und zukünftige Lithographiesysteme für Advanced Packaging erfüllen müssen.

Kernpunkte

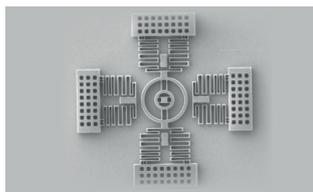
- Nahtlose, dynamische Fotoresist-Strukturierung der gesamten Substratoberfläche
- Auflösung < 2 µm (Line/Space) in jeder beliebigen Richtung
- Entwicklungs- bzw. Designfreiheit und Datenschutz Dank digitaler Layouts
- Individualisierung einzelner Dies bzw. Chips (Seriennummern, Verschlüsselungscodes etc.)
- Verzerrungskompensation durch adaptive Registrierung / Passmarkenerkennung über den gesamten Wafer
- Keine Beeinträchtigung durch verzogene oder deformierte Substrate
- Intelligente und dynamische, digitale Lithographieprozess-Infrastruktur
- Verbrauchsmaterialfreie Equipment-Technologie

Advanced Packaging



- Strukturierung von Redistribution-Layern für großflächige Interposer, Fan-out und Fan-in Wafer-Level Packaging (WLP) Devices
- Keine Einschränkungen aufgrund der Retikelgröße
- Variable Strukturierung mit Kompensation von Verzerrungen und Die- bzw. Chip-Verschiebungen
- Hoher Durchsatz bei der Strukturierung zu niedrigen Gesamtkosten (CoO)

MEMS



- Maskenlose Lithographie ermöglicht großen Produktmix ohne hohe Masken- bzw. Retikelkosten
- 3D-Resiststrukturierung für Strukturen mit gestuften oder schrägen Kanten
- Große Tiefenschärfe zur Strukturierung in tiefen Einschnitten bzw. Gräben

Bio- und Medizintechnik



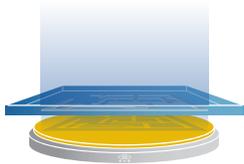
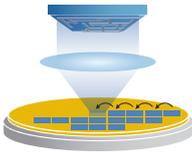
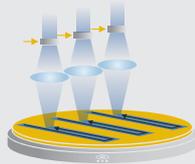
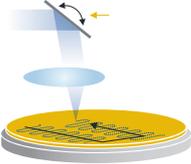
- Großflächige Mikrofluidik-Devices
- Strukturierung im µm- bis mm-Bereich
- Niedrige Gesamtkosten (CoO)
- Sehr anpassungsfähige Strukturierungslösung zur Fertigung einer großen Produktvielfalt
- Skalierbarkeit für verschiedenste Substratgrößen und bio-kompatible Materialien

High-Density Leiterplatten (HDI PCBs)



- Erforderliche PCB Line/Space-Auflösung für Embedded Dies und High-Density-Redistribution
- Korrekturmöglichkeiten bei Verkrümmungen und ungenau platzierten Dies / Chips
- Flexible, variable Strukturierung unterschiedlichster Panelgrößen

Grundsätzliche Eigenschaften verschiedener Exposure-Verfahren

Exposure-Methode	Proximity Mask Aligner	BEOL Projection Stepper	MLE™ Maskless Exposure Technologie	Laser Direct Imaging
				
Exposurefeld-Größe	Vollfeld	Retikelgröße limitiert (bis 50 mm x 25 mm)	Geclusterte Schreibköpfe	Individuelle Laserpunkte
Exposure-Wellenlänge	Broadband (g, h, i-line)	i-line/ Broadband	Exposure-Optik für verschiedene Wellenlängen	Eine Wellenlänge
Auflösung Line/Space (L/S)	> 3 µm	> 1.5 µm	< 2 µm	Objektiv-abhängig, bis zu 600 nm bei stark eingeschränktem Durchsatz

Lithographie-Verfahren zur Strukturierung

Das Kernelement jedes Lithographieprozesses ist die Exposure-Einheit, welche die charakteristischen Eigenschaften der jeweiligen Technologie bestimmt. Derzeit sind am Markt mehrere Exposure-Methoden verbreitet. Mit sog. Maskalignern werden die Strukturen durch eine Fotomaske, die sich dicht über dem mit Fotolack (Resist) beschichteten Wafer befindet, direkt belichtet. Dabei wird die maximale Auflösung durch den Abstand zwischen Maske und Wafer bestimmt. Je geringer der Abstand der Fotomaske zur Oberfläche des Fotolacks ist, desto feinere Strukturen sind möglich - wobei ein zu geringer Abstand zur Kontamination der Maske und damit zu Fehlern und geringerer Produktionsausbeute führen kann. Obwohl die maximale Auflösung von Maskalignern im Produktionseinsatz auf mehrere Mikrometer begrenzt ist ermöglichen diese eine kostengünstige Strukturierung mit hohem Durchsatz, vor allem wenn hohe Belichtungs Dosen und dicke Fotoresists oder Wafer-Level-Designs benötigt werden.

Um einige dieser Einschränkungen zu umgehen verwenden Back-End-of-Line (BEOL)-Stepper zwischen Maske oder Retikel und Wafer Projektionsoptiken zur Erzeugung kleinerer Strukturen ohne Kontamination. Allerdings erfolgt die Belichtung bei Steppern sequentiell oder schrittweise (mit schnellen Bewegungen zwischen den einzelnen Belichtungsschritten), da dem optischen Aufbau der komplexen Objektive und damit der Größe des belichteten Bereiches Grenzen gesetzt sind.

Maskaligner und Stepper sind maskenbasierend, weshalb neben den genannten Einschränkungen ein signifikanter, durch die Verwendung von Masken bedingter zusätzlicher Kostenfaktor beim gesamten Strukturierungsprozess hinzukommt. Eine Lösung, um Kosten für Masken zu eliminieren, stellt die Laser Direct-Imaging-Technologie zur sequenziellen Belichtung kleiner, geometrischer Elemente durch einen oder mehrere Laserstrahlen dar. Hierbei kommen zwar die Vorteile von Direct-Imaging-Verfahren zum Tragen, allerdings entstehen durch die sequenzielle Strukturierung beachtliche Kosten bei einem sehr niedrigem Durchsatz.

Mit der MLE-Technologie wird beim Exposure-Prozess ein breiter Streifen (oder auch mehrere parallel) überflogen, wobei eine hochintegrierte, geclusterte Schreibkopf-Konfiguration zum Einsatz kommt. Dabei können alle Wafergrößen bis hin zu Panels verwendet werden, und dank einer UV-Quelle mit verschiedenen Wellenlängen und hoher Energie werden alle kommerziell erhältlichen Resists unterstützt. Der Durchsatz ist unabhängig von der Komplexität und Auflösung des Layouts und die MLE-Technologie erreicht die gleiche Strukturierungsleistung mit beliebigen Fotoresist-Materialien. MLE ergänzt die bestehenden Lithographiesysteme von EVG und zielt auf neue und zukunftsweisende Anwendungen, bei denen andere Ansätze bzgl. ihrer Skalierbarkeit, Cost-of-Ownership und anderer Einschränkungen an ihre Grenzen stoßen.

Neue Lithographie-Ansätze im Visier

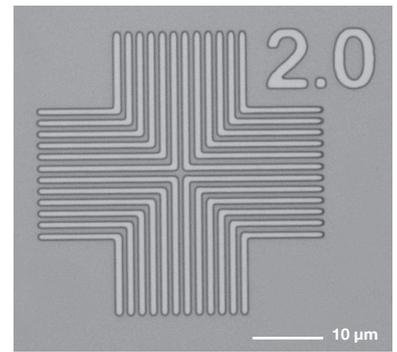
EVGs MLE-Technologie sprengt die Grenzen etablierter Lithographiesysteme. Sie ermöglicht die nahtlose, maskenlose Belichtung der gesamten Substratoberfläche mit hoher Auflösung (< 2 Mikrometer L/S) bei gleichzeitig hohem Durchsatz und niedrigen Gesamtkosten (CoO). Das System ist entsprechend der Nutzeranforderungen durch die Hinzu- oder Wegnahme von UV-Exposure-Köpfen skalierbar, um so den schnellen Übergang vom Forschungs- und Entwicklungsstadium in die Hochvolumenfertigung zu erleichtern, den Durchsatz zu optimieren und/oder die Anpassung an unterschiedliche Substratgrößen und -Materialien zu ermöglichen. Zudem ist das System ideal für die Bearbeitung einer Reihe unterschiedlicher Substrate, von kleinen Silizium- oder Verbundhalbleiterwafern bis zu größeren Panels, geeignet. MLE erzielt bei der Strukturierung dank einer flexiblen und skalierbaren Hochleistungs-UV-Laserquelle mit mehreren Optionen bzgl. der Exposure-Wellenlänge unabhängig von den verwendeten Fotoresists stets die gleichen Leistungsdaten.



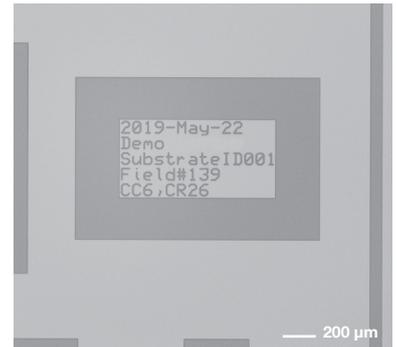
Unübertroffene Flexibilität, Skalierbarkeit und Kostenvorteile im Vergleich zu existierenden Lithographieverfahren für die Hochvolumenproduktion

Die MLE-Technologie eliminiert das Dilemma ständig wachsender Kosten für die Herstellung und das Bestandsmanagement der Fotomasken für verschiedene Chip-Designs, die einen maßgeblichen Anteil der Gesamtkosten der Entwicklung und Produktion ausmachen. Darüber hinaus wird in der Backend-Lithographie gefordert, den negativen Einfluss der Vielfalt unterschiedlicher Strukturierungsaufgaben (durch unterschiedliche Substratgrößen und Materialien) auf die Zeitspanne bis zur Marktreife eines Produktes zu reduzieren. Mit der MLE-Technologie wird ein skalierbarer Ansatz verfolgt, der die Strukturierung von Substraten aller Art sowie verschiedenster Wafergrößen bis zu Panels erlaubt. Bei der bereits für Demozwecke vorführbereiten Technologie kommen geclusterte Laserquellen zum Einsatz, die verschiedene Wellenlängen unterstützen und mit 375 und/oder 405 nm arbeiten. Dadurch wird die Strukturierung von dünnen Resists, einschließlich positiver und negativer Fotolacke, Polyimide, Dry Film Resists und PCBs ebenso wie die Belichtung dicker Resists ermöglicht, welche hohe Seitenverhältnisse (wie z.B. im Wafer-Level Packaging, bei der MEMS-Strukturierung, Mikrofluidik und integrierten Silicon Photonics-Anwendungen) unterstützen.

Neben dem Aufwand im Zusammenhang mit der Verwendung von Fotomasken sind aktuell verfügbare, maskenbasierende Technologien auch mit großen Herausforderungen bei der Prozessierung stärker deformierter Substrate konfrontiert, da sie daraus resultierende Verzerrungen nur begrenzt beherrschen können. Im Gegensatz dazu kann sich die MLE-Technologie dank des integrierten, dynamischen Alignments zur Angleichung an Material- und Oberflächenvariationen des Substrates an stark beanspruchte, gebogene oder verzogene Substrate anpassen, während gleichzeitig aus der mechanischen Platzierung der Dies bzw. Chips resultierende oder durch Materialbeanspruchung ausgelöste Ungenauigkeiten (wie Rotation, Verschiebungen, Ausdehnung und größere Verzerrungen) aktiv kompensiert werden. Parallel dazu erlaubt MLE die simultane, digitale bzw. „binäre“ Strukturierung des Layouts auf Wafer- und Die-Ebene - wie z.B. die laufende Individualisierung oder Kennzeichnung einzelner Chips mit Seriennummern oder Verschlüsselungscodes. Zusätzlich ermöglicht die programmierbare Modulation der UV-Dosis während des Strukturierungsprozesses die Veränderung der Resistdicke nach dem Entwicklungs-Prozessschritt. Dieses außergewöhnliche Feature ermöglicht die Herstellung komplexer, mehrstufiger 3D-Resiststrukturen für zukünftige MEMS- und neuartige Photonik-Devices sowie refraktive oder diffraktive mikro-optische Elemente. Das digital programmierbare Die- bzw. Chip- oder Wafer-Layout kann in zahlreichen, industrieweit standardisierten Vektor-Dateiformaten (z.B. GDSII, Gerber, OASIS, ODB++ oder BMP) zur Verfügung gestellt werden. Das Vektor-Layout mit beliebigen, auch sehr komplexen Strukturen wird innerhalb weniger Sekunden umgerechnet bzw. rasterisiert und im Bitmap-Format gespeichert. Dementsprechend hat weder der Resist-Typ (positiv / negativ), die Exposure-Dosis noch ein komplexes Design-Layout irgendeinen Einfluss auf die Geschwindigkeit des Strukturierungsprozesses.



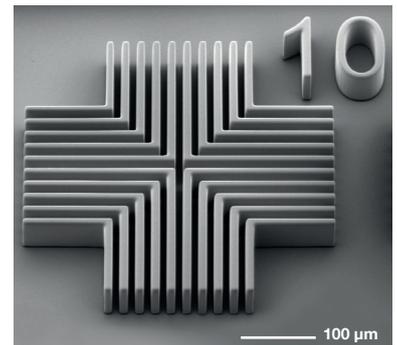
MLE™ Maskless Exposure in hoher Auflösung
AZ MIR 701 (Positiv-Fotorezist) Source: EVG



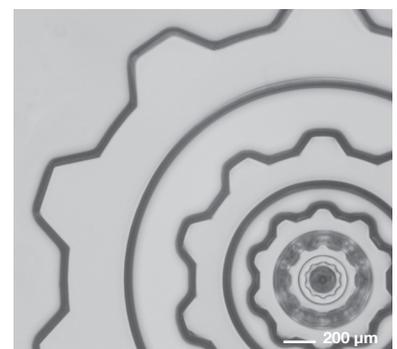
Individuelle Beschriftung mithilfe der MLE™
technologie Source: EVG

Hin zu einer neuen, digitalen Infrastruktur

Ziel der neuartigen, von EVG entwickelten MLE Maskless Exposure-Technologie ist es, neben der Markteinführung eines neuen Lithographie-Systems auch dem Trend zu intelligenten und dynamischen, digitalen Prozessen in der Halbleiterindustrie Rechnung zu tragen. Gleichzeitig bietet die Technologie eine einzigartige Skalierbarkeit bzgl. Durchsatz und Format, was genauso wie die verbrauchsmaterialfreie Infrastruktur durch den Verzicht auf Fotomasken ermöglicht wird. Der Einsatz dieser Exposure-Technologie auf dem neuesten Stand der Technik adressiert auch Herausforderungen in neuen Märkten, die durch den Einsatz neuer Materialien oder flexibler Substrate entstehen. Die fast unbegrenzte Flexibilität bei Entwicklung und Design, die diese neue Technologie in ein lange Zeit eher statisches Umfeld bringt, schafft die Freiheit für neue Innovationen und hilft bei der Verkürzung der Entwicklungszyklen. MLE schließt gleichzeitig die Lücke zwischen Forschung und Entwicklung (R&D) auf der einen und der Hochvolumenproduktion auf der anderen Seite, indem exakt die gleiche Technologie für beide Einsatzbereiche verfügbar gemacht wird. Im Wettbewerb in der weltweiten Halbleiterindustrie sind flexible Fertigungsverfahren, Skalierbarkeit, ständige Weiterentwicklung und operative Kosten schon heute extrem wichtige Erfolgsfaktoren für die Hersteller, um die Vorlaufzeit bis zur Markteinführung ihrer neuen, ähnlich bahnbrechenden Produkte für den Endkunden zu verkürzen und somit Marktanteile zu halten und auszubauen. Mit der Vorstellung der neuen und nicht zuletzt auch unter Kostengesichtspunkten entwickelten digitalen Infrastruktur werden den Herstellern dynamische Produktinnovationen ermöglicht.



Maskless Exposure in 50 µm dickem Layer
(Negativ-Resist) Source: EVG



Maskless Exposure in 600 µm dickem SU8
Source: EVG

